

PAT-NO: JP409213552A

DOCUMENT-IDENTIFIER: JP 09213552 A

TITLE: FLY-BACK TRANSFORMER

PUBN-DATE: August 15, 1997

INVENTOR-INFORMATION:

NAME

MOCHIDA, HIDEYUKI

SUGAWARA, YOSHIHIKO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

KK HITACHI MEDIA ELECTRON

N/A

APPL-NO: JP08015424

APPL-DATE: January 31, 1996

INT-CL (IPC): H01F038/42, H01G004/18 , H01G004/40

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a fly-back transformer which is at low cost, easy to handle and allows the radiation field and alternating field to be reduced, without using a high-cost external high voltage capacitor insulated

with a casting resin and an outer case.

**SOLUTION:** This fly-back transformer has divided high voltage coils 6a-6d on the secondary side, high voltage rectifying diodes 3a-3d connected in series to the coils 6a-6d and high voltage capacitors 2, 2' connected to the cathodes of the diode 3d at the final stage. Each of the capacitors 2, 2' is composed of a film capacitor having a dielectric film wound like a coil, a lead extending from a middle part of the film of the capacitor is used as a high voltage lead connected to the cathode of the final stage diode 3d and two leads extending from both ends of the film are ground leads.

**COPYRIGHT:** (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-213552

(43) 公開日 平成9年(1997)8月15日

(51) Int.Cl. <sup>4</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 F 38/42			H 0 4 N 3/195	
H 0 1 G 4/18			H 0 1 F 19/04	S
4/40			H 0 1 G 4/24	3 0 1 B
			4/40	A

審査請求 未請求 請求項の数 3 O L (全 9 頁)

(21) 出願番号 特願平8-15424

(22) 出願日 平成8年(1996)1月31日

(71) 出願人 000153535

株式会社日立メディアエレクトロニクス  
岩手県水沢市真城字北野1番地

(72) 発明者 餅田 秀行

岩手県水沢市真城字北野1番地 株式会社  
日立メディアエレクトロニクス内

(72) 発明者 菅原 義彦

岩手県水沢市真城字北野1番地 株式会社  
日立メディアエレクトロニクス内

(74) 代理人 弁理士 武 顕次郎

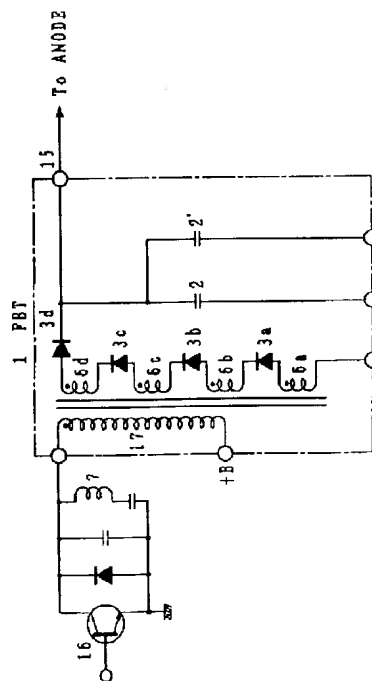
(54) 【発明の名称】 フライバックトランス

(57) 【要約】

【課題】 外装ケース及び注型樹脂で絶縁された高価な外付高圧コンデンサを用いることなく、安価で取り扱いが容易で輻射電界、交番電界を低減可能なフライバックトランスを提供する。

【解決手段】 複数分割された2次側の各高圧コイル6a~6dごとに直列に高圧整流用ダイオード3a~3dを接続し、その最終段の高圧整流用ダイオード3dのカソード側に高圧コンデンサ2、2'を接続するフライバックトランスにおいて、前記高圧コンデンサ2、2'は、誘電体フィルムFを用いてコイル状に巻いたフィルムコンデンサで構成し、該コンデンサのフィルムFの中間部から引き出したリードを高圧側リード22aとして前記最終段の高圧整流用ダイオード3dのカソード側と接続し、フィルムFの両端側から引き出した2本のリードをアース側リード22bとしたことを特徴とする。

【図1】



## 【特許請求の範囲】

【請求項1】 複数分割された2次側の各高圧コイルごとに直列に高圧整流用ダイオードを接続し、その最終段の高圧整流用ダイオードのカソード側に高圧コンデンサを接続するフライバックトランスにおいて、前記高圧コンデンサは、誘電体フィルムを用いてコイル状に巻いたフィルムコンデンサで構成し、該コンデンサのフィルムの中間部から引き出したリードを高圧側リードとして前記最終段の高圧整流用ダイオードのカソード側と接続し、フィルムの両端側から引き出した2本のリードをアース側リードとしたことを特徴とするフライバックトランス。

【請求項2】 請求項1記載において、前記高圧コンデンサの一方のアース側リードはグラウンドに接続し、他方のアース側リードに逆パルス発生用巻線を接続して、その巻線から発生する逆パルスを前記最終段の高圧整流用ダイオードのカソード側に重畳するように構成したことを特徴とするフライバックトランス。

【請求項3】 請求項1記載において、前記高圧コンデンサの一方のアース側リードは高圧補正回路の高圧検出に用いる抵抗器の高圧検出電圧取り出し端子に接続し、他方のアース側リードに逆パルス発生用巻線を接続して、その巻線から発生する逆パルスを前記最終段の高圧整流用ダイオードのカソード側に重畳するように構成したことを特徴とするフライバックトランス。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、ブラウン管を用いたディスプレイモニタのフライバックトランス(FBT)に係り、さらに詳しくはブラウン管の表面等から発生する輻射電界、交番電界を低減する技術に関する。

## 【0002】

【従来の技術】図11は一般的なディスプレイモニタのFBTにおいて、外付高圧コンデンサを用いてブラウン管の表面等から発生する交番電界を低減する回路の一例を示す図で、米国特許明細書第5,218,270号記載の発明を応用したものである。

【0003】同図において1はFBT、2は内蔵高圧コンデンサ、3(3a~3d)は高圧整流用ダイオード、4は3次側の逆パルス発生用巻線、5は外付高圧コンデンサ、6(6a~6d)は高圧コイル、7は偏向ヨーク、16は水平出力トランジスタ、17は1次側低圧コイル、18は波形比較制御器である。

【0004】図12は従来の交番電界の低減システムの一例を示したもので、同図において8は内装黒鉛膜、9は偏向ヨークの静電容量、10は高圧偏向回路、11はブラウン管である。

【0005】図13は図12の従来の交番電界低減システムの一例を等価的に表した回路図で、同図において12はパネル透明導電膜、13はパネル透明導電膜12の

表面抵抗、14はパネル透明導電膜12の容量である。

【0006】この等価回路では、以下の動作に従って交番電界が低減される。偏向ヨーク7を駆動する水平パルス $V_{DY}$ (1000Vpp)が、偏向ヨークの静電容量9(60pF)を介してブラウン管11の内装黒鉛膜8にパルス電圧 $V_{DY}'$ を生じる。パルス電圧 $V_{DY}'$ は、パネル透明導電膜12の表面抵抗13とその容量14とにより、インピーダンス分割されたVpがパネル透明導電膜12に生じ、交番電界の発生源となっている。

【0007】この交番電界を低減する一例として、前述のようにFBT1の3次側の逆パルス発生用巻線4で得られた逆パルス $V_F'$ (-150Vpp)をFBT1の外付けの高圧コンデンサ5(容量: $C_F=200pF$ )を介して内装黒鉛膜8に印加することにより、内装黒鉛膜8においてパルス電圧 $V_{DY}'$ が逆パルス $V_F'$ にてキャンセルされ、交番電界 $V_{DY}'$ の振幅が低減される。この関係を式で表すと、下式ようになる。

【0008】 $k \times C_{DY} (60pF) \times V_{DY} (1000Vpp) = 3 \times 10^{-8} [C]$

## 【0009】

【発明が解決しようとする課題】図14は前記外付高圧コンデンサ5の外観図、図15はその回路図である。これらにおいて19はアノードキャップ、20は高圧コネクタ、21はグラウンド端子である。

【0010】この外付高圧コンデンサ5は図14に示すように、高電圧の絶縁を施すため、40mm×40mm×65mm程度の大きさの外装ケースと、その中に充填する注型樹脂(エポキシレジン等)が必要となり、高価でかつディスプレイモニタ内での設置場所の制約があり、構造上、取り扱いが難しい。また、高圧接続が必要となるため、高圧接続部(高圧コネクタ20)の信頼性確保が難しいなどの問題がある。

【0011】さらに、高圧コンデンサ2はFBT1の高圧レギュレーション改善の目的で用いており、ブラウン管11と並列に接続することにより、画面の変化(高圧負荷電流の変化)時に電圧の安定化を図っている。ところがコンデンサ容量が少ないと負荷電流変化時のリップルが大きくなり、これが電界の変化となり、ブラウン管11の表面から不要輻射が発生する。

【0012】本発明は、上記の点に鑑みてなされたものであり、その目的とするところは、外装ケース及び注型樹脂で絶縁された高価な外付高圧コンデンサを用いることなく、安価で高圧絶縁が容易で、かつ取り扱いが簡便で輻射電界、交番電界を低減できるフライバックトランスを提供することにある。

## 【0013】

【課題を解決するための手段】本発明は前記目的を達成するため、複数分割された2次側の各高圧コイルごとに直列に高圧整流用ダイオードを接続し、その最終段の高圧整流用ダイオードのカソード側に高圧コンデンサを接

統するフライバックトランスにおいて、前記高压コンデンサは、誘電体フィルムを用いてコイル状に巻いたフィルムコンデンサで構成し、該コンデンサのフィルムの間部から引き出したリードを高压側リードとして前記最終段の高压整流用ダイオードのカソード側と接続し、フィルムの両端側から引き出した2本のリードをアース側リードとしたことを特徴とするものである。

#### 【0014】

【発明の実施の形態】本発明においては、内蔵高压コンデンサの内部インピーダンスを小さくすることにより、輻射電界を低減し、また交番電界と等価的に同一振幅となるパルスを、内蔵高压コンデンサを通してブラウン管のアノードに重畳することにより、交番電界の振幅を低減している。

【0015】以下、本発明の実施の形態を図面に基いて説明する。図1は、第1の実施の形態に係るFBTの回路図である。

【0016】複数に分割された高压コイル6a~6dの出力側（巻き終わり端）にそれぞれ高压整流用ダイオード3a~3dを接続し、内蔵コンデンサ2と2'が並列接続され、さらにブラウン管アノード出力部15に接続されている。

【0017】図2は図1に用いる高压コンデンサ2、2'の構造を示した図、図3はそのコンデンサ2、2'の等価回路図である。

【0018】ここで高压コンデンサ2、2'として、ポリエステルフィルムなどの誘電体フィルムFを重ねて構成した、いわゆるフィルムコンデンサを用いている。この実施の形態の特徴は、個別のフィルムコンデンサを2個使用する代わりに、フィルムコンデンサの略中間にアルミニウム箔を入れてこれにリードを接続して高压側電極22aとし、フィルムコンデンサの両端にもアルミニウム箔を入れてアース側電極22bとしている。23はアルミニウムの蒸着膜からなる内部電極である。

【0019】高压コンデンサ2、2'はブラウン管11と並列に接続することにより、画面の変化（高压負荷電流の変化）時に電圧の安定化を図っている。コンデンサ容量が少ないと負荷電流変化時のリップルが大きくなり、これが電界の変化となり、ブラウン管11の表面から不要輻射が発生する。一方、コンデンサの容量が大きくなるとリップルが小さくなり、不要輻射も小さくなる。

【0020】ところで、フィルムコンデンサはコイル状に巻いて構成するため、容量を増やすのはフィルムF及び電極23を長くし、巻数を増やすことで容易に対応できる。

【0021】一方、内部電極23は蒸着などの薄膜技術によって形成されているため厚みが数百Åと非常に薄いことから、図3に示すような等価回路となり、フィルムF及び電極23を長くし巻数を増やすと、内部インピー

ダンス（等価直列抵抗：ESR）が大きくなる特性がある。

【0022】図4にコンデンサの容量とESRの関係を示す。同じ30KVのコンデンサにおいてフィルム及び電極を長くし巻数を増やして3000pFを6000pFに増やした場合、周波数100KHzでのESR値は150Ωが290Ωとなる。ESRがあることはコンデンサにおいては等価容量が減少することとなり、ESRが増えることは等価容量がさらに減少することになる。

【0023】図5にフィルムコンデンサでのESRの影響による容量変化率（ΔC）の周波数特性を示す。容量を3000pFから6000pFに増やしても容量変化率（ΔC）が大きくなると実質的な容量増加の効果が得られなくなる。従って、巻数を増やしてコンデンサの容量を増大しても負荷電流変化時のリップルが低減しなくなる。

【0024】また、ブラウン管に流す電流が増加した場合、コンデンサに充電していた電荷がブラウン管に供給されるようになるが、コンデンサにESRがあると、〔インピーダンス×電流〕分の電圧変化が生じ、これがリップルとなり、不要輻射となる。

【0025】ここで図2のコンデンサは、1個のコンデンサを1/2にした形となっており（内部の電極数を同じにするとコンデンサを2個並列にした形となる）、従来のように、仮に容量を2倍にする場合に比較し、同じ容量であればESRを1/2にできる。よって負荷電流が変化した場合のリップルを1/2以下にでき、結局、輻射電界が大幅に低減される。これは別々の2個のコンデンサを用いても同じ効果が得られるが、形状が大きくなるため、図2の構成で容量を増やす方が得策である。

【0026】図4に図2に示す構成で容量を増やしたときのESRを、1500pF×2（▲印）、3000pF×2（△印）として、同一容量の1個の3000pF（●印）、6000pF（○印）のESRと比較して示す。この図から明らかなようにESRは2個の場合、1個のときの1/2となる。このことは3000pFを6000pFに増やすとき、図2の構成だと容量が2倍でESRは1/4になることを意味する。

【0027】図5に前記各コンデンサの容量変化率（ΔC）と周波数との関係を示す。この図から明らかなように、●印ならびに○印のコンデンサに比べて2個の場合（▲印、△印）は容量変化率（ΔC）が小さくでき、特に周波数が100KHzを超えるとその差は大きくなる。

【0028】図6はスウェーデンのTCO規格を参考にして、1個のコンデンサを使用した場合と、前記2個並列タイプのコンデンサを使用した場合の輻射電界を測定した結果を示す図である。この図から明らかなように、輻射電界規定値の1Vを満足するのに1個のコンデンサでは9000pF必要となるのに対し、2個並列タイプ

では6000pFで満足できた。TCO規格は輻射電界の周波数特性を規定しており、この規格のVLEF（周波数2〜400KHz）でこの結果が得られた。

【0029】図7は、図1の高圧コンデンサ2個のうち1個に逆パルス発生コイルを接続した第2の実施形態の回路図である。

【0030】水平出力トランジスタ16のコレクタ側に発生するコレクタパルスを $V_{cp}$ とし、1次巻線17の巻数を $N_1$ 、逆パルス発生用コイル4の巻数を $e_2$ とすると、逆パルス発生用コイル4の両端のパルス波高値 $e_p$ は下式で表される。

$$【0031】 e_p = -(V_{cp} \times e_2) / N_1$$

図1において、ブラウン管11（図12参照）は構造上限界の容量があり、内蔵高圧コンデンサ2は、ブラウン管容量を補正するために、FBT1の内部に設けてある。

【0032】この高圧の容量（ブラウン管容量+内蔵高圧コンデンサ容量）は高圧の安定化を図るためのもので、この高圧容量が少ないと、高圧負荷電流の変化によるリップルが大きくなり、この電圧変化がブラウン管11の画面上でくねり等の現象を引き起こすと同時に、交番電界の原因となる。

【0033】また、内蔵高圧コンデンサ2の容量を変えることで、印加する逆パルスの波高値を調整できる。容量を大きくすると波高値は高くなり、容量を小さくすると波高値は低くなる。

【0034】本発明は、逆パルスをブラウン管陽極電極に印加する役割の容量機能と、上記、高圧安定化のためのブラウン管容量機能の両方を兼用できるものである。

【0035】図8、図9は本発明のFBTの第3ならびに第4の実施形態を説明するためのものである。

【0036】このようにコンデンサ2、2'を2個並列にすると、速いスピードの負荷電流の変化に対して、高圧検出のスピードを速め、高圧補正回路のスピードを速くする使い方が可能となる。

【0037】ブリーダ抵抗器24で高圧を検出し、これを高圧補正回路にフィードバックして高圧を補正し安定化する場合、ブリーダ抵抗器24を高圧コイル6の近辺に配置すると、ブリーダ抵抗器24とコイル6の間に分布容量が生じる。その結果、図10(c)に示すように、高圧検出電圧が高圧に追従しなくなり、その後補正回路で補正しても高圧が安定せず、これも電界変化として現れる。

【0038】ここでコンデンサ2、2'を図8に示すように分離し、逆パルス発生用巻線4を接続しない側のコンデンサ2'のアース側をブリーダ抵抗器24の高圧検出部27に接続すると、図10(b)に示すように、コンデンサ2'の値によって検出電圧の波形が改善できる。

【0039】図10(d)は波形補正が効き過ぎた状態

を示し、図10(c)は波形補正が効いていない状態を示す。図10(b)は高圧変化と高圧検出電圧とが同じ波形であり、最も追従のよい状態を示す。この結果、高圧検出のスピードが速くなる。

【0040】図9は、高圧検出スピードを速くする他の構成を示す回路図である。逆パルス発生用巻線4を接続しない側のコンデンサ2'のアース側に別のコンデンサ25を接続し、この接続部とブリーダ抵抗器24の高圧検出部27の間に別のコンデンサ26を接続すると、図8と同じ効果を得ることができる。

【0041】なおコンデンサ25の値は、コンデンサ25とコンデンサ2'で分圧される電圧が、高圧検出電圧と高圧の比に合うように設定する。そうすると、コンデンサ26の両端の電位差は小さくなり、電圧定格の低いものが使用できる。この場合はコンデンサ2'の値が大きくても、コンデンサ25と26の値で自由に波形補正が可能となる。

【0042】このようにコンデンサのアース側の一方を高圧補正回路のスピードアップとして使用でき、高圧安定度の改善が図れることになり、高圧リップルが抑えられるから、不要輻射の低減を図ることができる。

【0043】

【発明の効果】請求項1記載の本発明によれば、高圧コンデンサの内部インピーダンスを小さくできるため、ブラウン管の負荷電流が変化したとき高圧コンデンサから供給する電圧の変化が抑えられるため、不要輻射低減が可能となる。

【0044】請求項2、3記載のように、交番電界と等価的に同一振幅となる逆パルスを、内蔵高圧コンデンサのアース側リードから重畳することにより、ブラウン管の内装黒鉛膜に誘起している偏向ヨークの水平パルスをキャンセルできるため、外装ケース及び注塑樹脂で絶縁された高価な外付高圧コンデンサが省略できる。そのため安価で、構造上、取り扱いが容易なフライバックトランスを提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係るフライバックトランスの回路図である。

【図2】本発明の第1の実施の形態に係るフライバックトランスに用いるコンデンサの構造を示す説明図である。

【図3】図2のコンデンサの等価回路図である。

【図4】各コンデンサにおけるESRと周波数との関係を示す特性図である。

【図5】各コンデンサにおける容量変化率と周波数との関係を示す特性図である。

【図6】各コンデンサにおける容量と電界輻射との関係を示す特性図である。

【図7】本発明の第2の実施の形態に係るフライバックトランスの回路図である。

【図8】本発明の第3の実施の形態に係るフライバックトランスの回路図である。

【図9】本発明の第4の実施の形態に係るフライバックトランスの回路図である。

【図10】本発明の実施の形態に係るフライバックトランス回路の動作を示す波形図である。

【図11】従来のフライバックトランスの交番電界低減回路図である。

【図12】従来の交番電界低減システムの例を示す回路図である。

【図13】従来の交番電界低減システムの等価回路図である。

【図14】従来のフライバックトランスに使用していた外付高圧コンデンサの外観図である。

【図15】その外付高圧コンデンサの内部回路図であ

る。

【符号の説明】

1 フライバックトランス (F B T)

2, 2' 内蔵高圧コンデンサ

3 a ~ 3 d 高圧整流用タイオード

4 3次側逆パルス発生用巻線

6 a ~ 6 d 高圧コイル

11 ブラウン管

12 パネル透明導電膜

10 22 コンデンサの高圧側電極

23 コンデンサのアース側電極

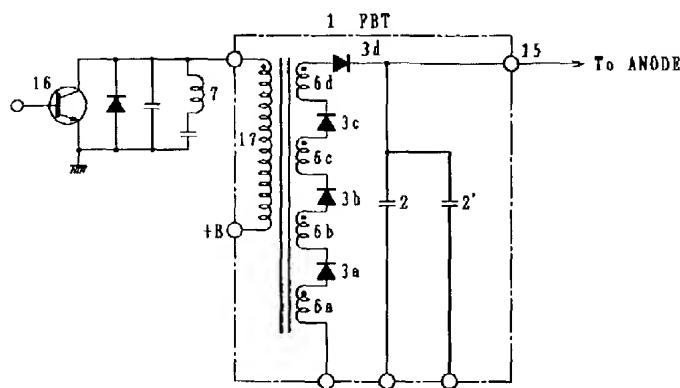
24 高圧検出用ブリーダ抵抗器

25, 26 コンデンサ

F 誘電体フィルム

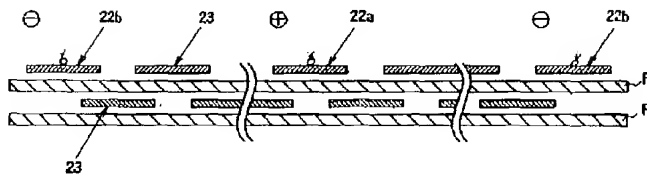
【図1】

【図1】



【図2】

【図2】



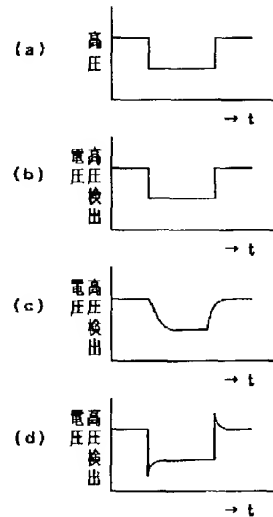
【図3】

【図3】



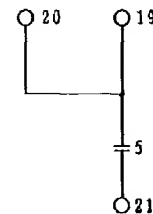
【図10】

【図10】



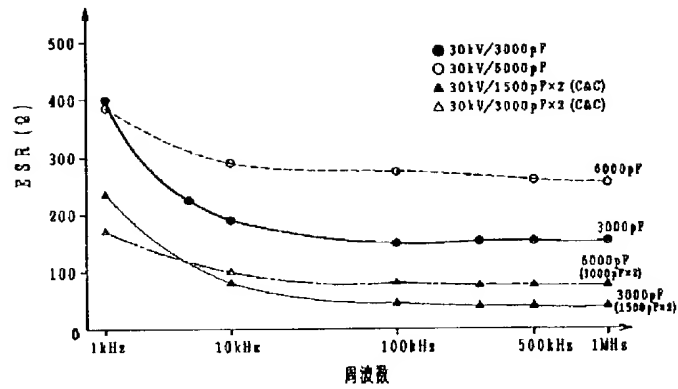
【図15】

【図15】



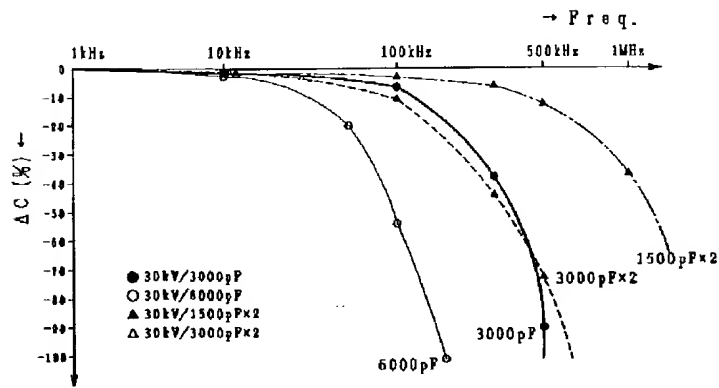
【図4】

【図4】



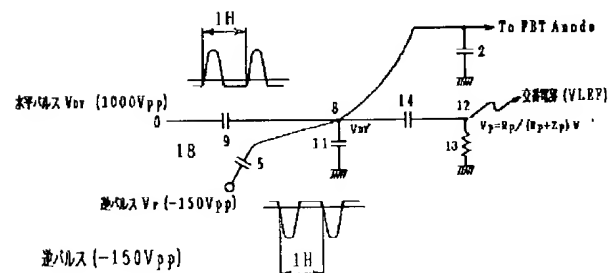
【図5】

【図5】



【図13】

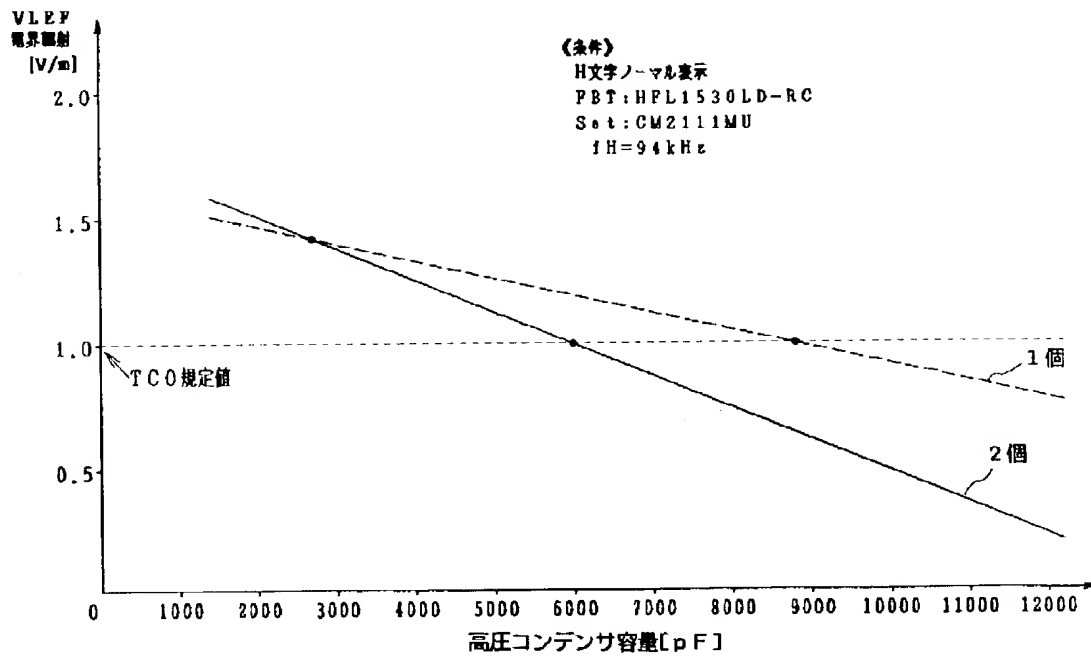
【図13】





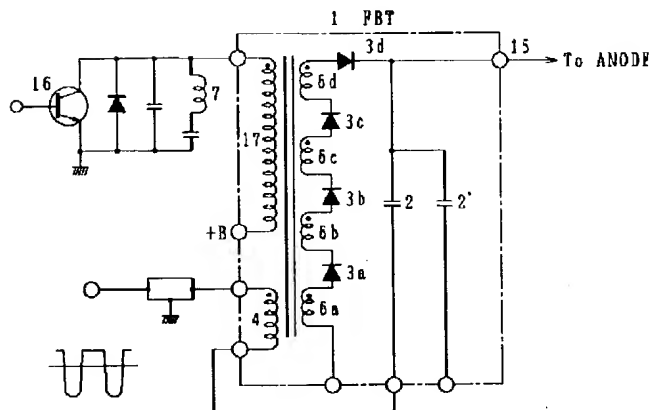
【図6】

【図6】



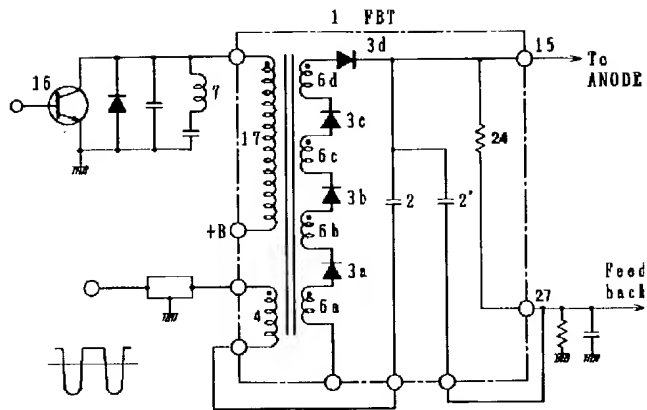
【図7】

【図7】



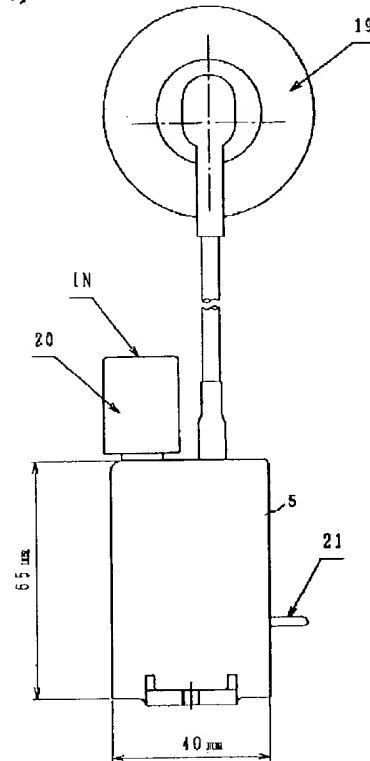
【図8】

【図8】



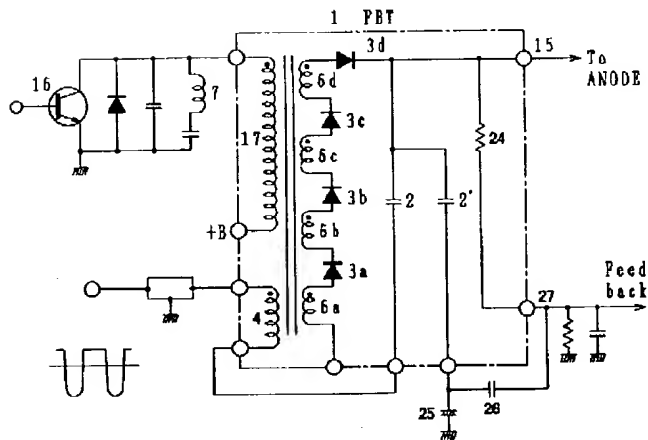
【図14】

【図14】

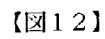


【図9】

【図9】



(圖11)



(圖12)

